

AMENDMENT / RESPONSE TRANSMITTAL

Applicant : Suk-Hyen Jung
 App. No. : 10/735,508
 Filed : December 11, 2003
 For : APPARATUS AND METHOD
 FOR TRANSMITTING
 SIGNAL BASED ON
 INTERLEAVING DELAY
 DIVERSITY
 Examiner : Unknown
 Art Unit : 2632

CERTIFICATE OF MAILING

I hereby certify that this correspondence and all marked attachments are being deposited with the United States Postal Service as first-class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450, on

September 10, 2004

(Date)

Mincheol Kim, Reg. No. 51,306

Commissioner for Patents
 P.O. Box 1450
 Alexandria, VA 22313-1450

Sir:

Transmitted herewith for filing in the above-identified application are the following enclosures:

- Certified Copy of Korean Patent Application No. 10-2003-0026412.
- Return prepaid postcard.

Please charge any additional fees, including any fees for additional extension of time, or credit overpayment to Deposit Account No. 11-1410.



Mincheol Kim
 Registration No. 51,306
 Agent of Record
 Customer No. 20,995
 (619) 235-8550



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출 원 번 호 : 10-2003-0026412
Application Number

출 원 년 월 일 : 2003년 04월 25일
Date of Application APR 25, 2003

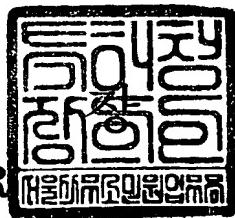
출 원 인 : 주식회사 팬택
Applicant(s) PANTECH CO., LTD.

CERTIFIED COPY OF
PRIORITY DOCUMENT

2003 년 12 월 04 일



특 허 청
COMMISSIONER



【서지사항】

【서류명】	특허출원서	
【권리구분】	특허	
【수신처】	특허청장	
【제출일자】	2003.04.25	
【발명의 명칭】	인터리빙 딜레이 다이버시티 기법을 이용한 송신기	
【발명의 영문명칭】	TRANSMITTER USING INTERLEAVING DELAY DIVERSITY	
【출원인】		
【명칭】	주식회사 팬택	
【출원인코드】	1-1998-004053-1	
【대리인】		
【명칭】	특허법인 신성	
【대리인코드】	9-2000-100004-8	
【지정된변리사】	변리사 신윤정, 변리사 원석희, 변리사 박해천	
【포괄위임등록번호】	2002-089790-8	
【발명자】		
【성명의 국문표기】	정숙현	
【성명의 영문표기】	JUNG,Suk Hyen	
【주민등록번호】	790226-2055814	
【우편번호】	151-022	
【주소】	서울특별시 관악구 신림12동 1563-45 13/5	
【국적】	KR	
【공지예외적용대상증명서류의 내용】		
【공개형태】	간행물 발표	
【공개일자】	2002.12.12	
【심사청구】	청구	
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사 를 청구합니다. 대리인 특허법인 신성 (인)	
【수수료】		
【기본출원료】	20 면	29,000 원
【가산출원료】	8 면	8,000 원

1020030026412

출력 일자: 2003/12/13

【우선권주장료】	0 건	0 원
【심사청구료】	3 항	205,000 원
【합계】	242,000 원	
【첨부서류】	1. 요약서·명세서(도면)_1통 2. 공지예외적용대상(신규성상실의 예외, 출원시의특례)규정을 적용받 기 위한 증명서류_1통	

【요약서】

【요약】

본 발명의 인터리빙 딜레이 다이버시티 기법을 이용한 송신기는, 딜레이 전송 다이버시티 기법에 인터리빙 기법을 적용시켜 시스템 용량을 증대시키고 통신 품질을 개선할 뿐만 아니라, 전송단에서 여러 번 재전송 과정을 수행함으로써 재전송 하는 데에 따른 수신 다이버시티 이득을 얻을 수 있도록 하고, 하향 링크의 정보를 기초로 가장 좋은 채널 환경을 가지는 안테나를 선택하여 통신 효율을 높이는 인터리빙 딜레이 다이버시티 기법을 이용한 송신기를 제공하는데 그 목적이 있다.

상기 목적을 달성하기 위하여 본 발명은, 입력 데이터 비트를 저속 데이터 비트열로 병렬 변환하는 변환부; 상기 저속 데이터 비트열을 입력받아 각 부 채널별로 왈쉬 코드에 의해 변조하는 변조부; 상기 변조부로부터 데이터를 입력받아 합한 후, 복수개의 브랜치로 나누는 가산부; 상기 가산부로부터 입력된 복수개의 브랜치 중 하나의 브랜치를 가지고 인터리빙 과정을 수행하여 제1 출력 신호를 생성하고, 다른 하나의 브랜치를 지연시켜 상기 제1 출력 신호보다 더 지연된 제2 출력 신호를 생성하는 신호 처리부; 및 복수개의 안테나를 구비하고, 상기 복수개의 안테나 중 하나의 안테나를 선택하여 상기 제1 출력 신호를 전송한 후, 상기 제2 출력 신호를 전송하는 안테나 선택부를 포함한다.

【대표도】

도 2

【색인어】

다이버시티, 인터리빙, 송신기

【명세서】**【발명의 명칭】**

인터리빙 딜레이 다이버시티 기법을 이용한 송신기{TRANSMITTER USING INTERLEAVING DELAY DIVERSITY}

【도면의 간단한 설명】

도 1은 종래의 다중 코드 시스템 송신기를 나타낸 블록도,

도 2는 본 발명의 일 실시예에 의한 인터리빙 딜레이 다이버시티 기법을 이용한 송신기
를 나타낸 블록도,

도 3a 내지 도 3m은 본 발명의 일 실시예에 의한 인터리빙 딜레이 다이버시티 기법을 이
용한 송신기의 성능을 분석한 그래프.

* 도면의 주요 부분에 대한 부호의 설명 *

210 : 변환부 220 : 변조부

230 : 가산부 241 : 인터리버

242 : 제1 승산부 243 : 제2 승산부

244 : 딜레이부 250 : 안테나 선택부

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <9> 본 발명은 인터리빙 딜레이 다이버시티 기법을 이용한 송신기에 관한 것으로, 특히, 고 속 데이터 전송을 지원하기 위하여 다중 코드 전송 시스템을 사용하는 인터리빙 딜레이 다이버시티 기법을 이용한 송신기에 관한 것이다.
- <10> 최근 개발이 활발히 진행중인 3세대 이동통신 시스템은 기존의 이동 통신 시스템이 음성 위주의 서비스였는데 반해 멀티미디어 서비스까지 지원하고 있다. 특히, 인터넷의 저변 확대로 인해 멀티미디어 서비스는 필수적이다. 이러한 고속의 멀티미디어 서비스를 이동 통신 시스템이 제공하려면 시스템의 용량(capacity)을 대폭 확충해야 한다. 이러한 용량 증대를 위한 기술은 크게 상향 링크(uplink)의 용량을 늘리기 위한 기술과 하향 링크(downlink)의 용량을 증대시키려는 기술로 추가적인 대역폭 증가 없이 시스템의 용량을 확장시킬 수 있는 다이버시티 기술이 활발히 연구되고 있다.
- <11> 다이버시티는 공간(space), 각도(angle), 분극(polarization), 장(field), 주파수(frequency), 다중 경로(multi-path) 및 시간(time) 다이버시티로 나뉘어진다. 공간 다이버시티(space diversity)는 여러 개의 전송 안테나 또는 여러 개의 수신 안테나를 사용함으로써 얻을 수 있다. 이 때, 다수 안테나 사이의 공간은 각 다이버시티 가지(branch)가 상관되지 않은 페이딩(uncorrelated fading)을 가질 수 있도록 떨어져 있어야 한다. 그러나 수신기에 다수의 안테나를 설치할 경우 다른 안테나로 들어오는 신호들이 상호 상관되지 않아야 하므로 안테나 사이의 거리가 충분히 떨어져 있어야 하는데 이것은 수신기가 작은 경우에는 달성하기 힘들며,

동일하게 강한 신호를 얻는데 어려움이 있고, 가격과 단말기의 전력 등에서도 문제점이 있다. 따라서 공간 다이버시티 기법은 여러 개의 안테나를 설치하기 위한 충분한 공간을 확보할 수 있고, 복잡성 면에서 비교적 덜 제한되어 있는 기지국에서 서비스를 갖추어 적용시키는 것이 타당하며 경제적이다. 각도 다이버시티(angle diversity) 기법은 방향성을 가지는 여러 개의 안테나로 상관되지 않은 폐이딩을 가질 수 있도록 평면파(plane wave)를 선택함으로써 획득된다. 장 다이버시티(field diversity)는 전자장(electric field)과 자기장(magnetic field)의 요소들이 상관되지 않는 어떤 지점을 이용함으로써 획득된다. 주파수 다이버시티(frequency diversity) 기법은 간섭 대역(coherent bandwidth) 이상 떨어져 있는 다수 채널을 사용한다. 다중 경로 다이버시티(multi-path diversity) 기법은 레이크 수신기를 통해 다른 시간 지연을 가지고 들어오는 신호를 분리함으로써 획득된다. 시간 다이버시티(time diversity) 기법은 다수 시간 간격에서 같은 신호를 보냄으로써 획득된다.

<12> 도 1은 종래의 다중 코드 시스템 송신기를 나타낸 블록도로서, 이러한 종래의 다중 코드 시스템 송신기는, T_b 의 비트 길이를 가지는 입력 데이터 비트를 K개의 낮은 저속 데이터 비트 열로 병렬 변환하는 변환부(110); 변환부(110)로부터 데이터 비트열을 입력받아 각 부 채널별로 월쉬 코드에 의해 변조하는 변조부(120); 변조부(120)로부터 변조된 데이터를 입력받아 합하는 가산부(130); 및 가산부(130)의 출력 신호에 PN코드를 적용하는 승산부(140)를 포함한다.

<13> 상술한 종래의 다중 코드 시스템 송신기의 동작에 관하여 설명하면 다음과

같다. 변환부(110)에 의한 변환 후 비트열은 $T=KT_b$ 의 심볼 길이를 가진다. 각 부 채널에서 심볼 길이의 증가 결과 시스템 성능은 다중경로 지연 확산(multipath delay spread)에 덜 민감하게 된다. 그 후, 변조부(120)의 변조 동작에 의하여 분리된 부 채널에 구별될 수 있게 되고, 이를 통하여 다중경로 간섭(multipath interference)을 감소시키게 된다. 또한, 프로세싱 이득(N)은 변조 후에 요구되는 대역과 본래의 고속 데이터 열의 대역이 같도록 적절히 조절된다.

<14> 이진 데이터 신호와 k 번째 부 채널에서 왈쉬 코드는 하기 수학식과 같다.

<15>

$$b_k(t) = \sum_{i=-\infty}^{\infty} b_i^k p_t((i-1)T_c, iT_c)$$

【수학식 1】

<16>

$$W_k(t) = \sum_{i=1}^N W_i^k p_t((i-1)T_c, iT_c)$$

【수학식 2】

<17> 여기서, T 는 심볼 길이, $p_t(t_1, t_2)$ 는 $[t_1, t_2]$ 의 구간을 가지는 유닛 구형 펄스(unit rectangular pulse)이고, T_c 는 칩 길이를 의미한다. 또한, b_i^k , w_i^k 값은 1 또는 -1의 값을 가지며 각 값을 확률은 1/2로 같다. PN 코드는 하기 식과 같이 나타낼 수 있다.

<18>

$$PN(t) = \sum_{i=-1}^K PN_i p_t((i-1)T_c, iT_c)$$

【수학식 3】

<19> 이때, PN_i 의 값은 1 또는 -1의 값을 가지며 모든 i 값에 대해 $PN_i=PN_{i+N}$ 의 관계를 가진다. 칩 길이 T_c 는 T/N 의 값을 가진다. 시스템의 전송 신호는 하기 식과 같다.

<20>

$$S(t) = \sum_{i=1}^N \sqrt{2P} b_i(t) W_i(t) PN(t) \cos(\omega_c t)$$

【수학식 4】

<21> 이때, P는 전송 신호 전력을 의미한다. 전송 신호가 통과하는 채널을

$h(t) = \sum_{k=1}^K \beta_k \delta(t - \tau_k) e^{j\phi_k}$ 라 하였을 때 수신기에서 받은 신호는 하기 식과 같다.

<22>

$$y(t) = \sum_{k=1}^K \sum_{l=1}^L \sqrt{2P} \beta_k h_k(t - \tau_l) W_k(t - \tau_l) P N(t - \tau_l) \cos(\omega_c t + \phi_k) + n(t)$$

【수학식 5】

<23> β_1 은 채널 계수, τ 는 시간 지연, ψ_1 은 위상 변화, L은 다중 경로 수 그리고 $n(t)$ 는 $N_0/2$ 의 양면 전력 스펙트럼 밀도(double sided power spectral density)를 가지는 백색 가우시안 잡음이다. 수신기에서 시간 지연과 캐리어의 위상을 완벽히 복원한다 가정하면 상관 수신기 (correlator receiver)의 출력은 하기 수학식과 같이 나타낼 수 있다.

<24>

$$Z_k = \int_{-\infty}^{T+\tau} y(t) W_k(t - \tau) P N(t - \tau) \cos(\omega_c t + \phi_k) dt$$

【수학식 6】

<25> 그러나, 상술한 종래의 다중 코드 시스템 송신기에 의하면, 데이터 속도가 증가함에 따라 추가적인 병렬 코드가 필요하고, 따라서, 신호 처리량과 복잡도가 증가하는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<26> 상기 문제점을 해결하기 위하여 안출된 본 발명은, 딜레이 전송 다이버시티 기법에 인터리빙 기법을 적용시켜 시스템 용량을 증대시키고 통신 품질을 개선할 뿐만 아니라, 전송단에서 여러 번 재전송 과정을 수행함으로써 재전송 하는 데에 따른 수신 다이버시티 이득을 얻을 수 있도록 하고, 하향 링크의 정보를 기초로 가장 좋은 채널 환경을 가지는 안테나를 선택하여 통신 효율을 높이는 인터리빙 딜레이 다이버시티 기법을 이용한 송신기를 제공하는데 그 목적이 있다.

【발명의 구성 및 작용】

- <27> 상기 목적을 달성하기 위하여 본 발명의 인터리빙 딜레이 다이버시티 기법을 이용한 송신기는, 입력 데이터 비트를 저속 데이터 비트열로 병렬 변환하는 변환부; 상기 저속 데이터 비트열을 입력받아 각 부 채널별로 왈쉬 코드에 의해 변조하는 변조부; 상기 변조부로부터 데이터를 입력받아 합한 후, 복수개의 브랜치로 나누는 가산부; 상기 가산부로부터 입력된 복수 개의 브랜치 중 하나의 브랜치를 가지고 인터리빙 과정을 수행하여 제1 출력 신호를 생성하고, 다른 하나의 브랜치를 지연시켜 상기 제1 출력 신호보다 더 지연된 제2 출력 신호를 생성하는 신호 처리부; 및 복수개의 안테나를 구비하고, 상기 복수개의 안테나 중 하나의 안테나를 선택하여 상기 제1 출력 신호를 전송한 후, 상기 제2 출력 신호를 전송하는 안테나 선택부를 포함한다.
- <28> 이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 정도로 상세히 설명하기 위하여 본 발명의 가장 바람직한 실시예들을 첨부된 도면을 참조하여 설명하기로 한다.
- <29> 도 2는 본 발명의 일 실시예에 의한 인터리빙 딜레이 다이버시티 기법을 이용한 송신기를 나타낸 블록도로서, 이러한 인터리빙 딜레이 다이버시티 기법을 이용한 송신기는, 변환부(210), 변조부(220), 가산부(230), 인터리버(241), 제1 승산부(242), 제2 승산부(243), 딜레이부(244) 및 안테나 선택부(250)를 포함한다.
- <30> 변환부(210)는, T_b 의 비트 길이를 가지는 입력 데이터 비트를 K개의 저속 데이터 비트열로 병렬 변환하는 역할을 한다.

- <31> 또한, 변조부(220)는, 상기 변환부(110)로부터 상기 데이터 비트열을 입력받아 각 부 채널별로 월쉬 코드에 의해 변조하는 역할을 한다.
- <32> 한편, 가산부(230)는, 상기 변조부(220)로부터 변조된 데이터를 입력받아 합한 후, 복수 개의 브랜치로 나누는 역할을 한다.
- <33> 또한, 인터리버(241)는, 상기 가산부(230)로부터 하나의 브랜치를 입력받아 인터리빙을 수행하는 역할을 한다.
- <34> 한편, 제1 승산부(242)는, 상기 인터리버(241)의 출력 신호와 골드 코드(gold code)를 곱한 후, 그 결과 신호를 출력하는 역할을 한다.
- <35> 또한, 제2 승산부(243)는, 상기 가산부(230)로부터 다른 하나의 브랜치를 입력받아 골드 코드(gold code)를 곱한 후, 그 결과 신호를 출력하는 역할을 한다.
- <36> 한편, 딜레이부(244)는, 상기 제2 승산부(243)의 출력 신호를 입력받아 지연시킨 후 출력하는 역할을 한다.
- <37> 또한, 안테나 선택부(250)는, 복수개의 안테나를 구비하고, 하향 링크의 정보를 기초로 가장 바람직한 채널을 가지는 전송 안테나를 선택하며, 상기 제1 승산부(242)의 출력 신호를 전송한 후, 상기 딜레이부(244)의 출력 신호를 전송하는 역할을 한다.
- <38> 상술한 본 발명의 인터리빙 딜레이 다이버시티 기법을 이용한 송신기의 동작에 관하여 설명하면 다음과 같다.
- <39> 먼저, 입력 데이터 스트림은 변환부(210)에서 저속 데이터 비트로 병렬 변환된다. 그 후, 변환 데이터 비트는 변조부(220)에서 월쉬 코드(Walsh code)에 의해 확산되고, 다시 두 개의

브랜치로 나뉜다. 한 브랜치는 인터리버(241)를 거친 후, 제1 승산부(242)에서 골드 코드(gold code)와 곱해진다. 이때, 인터리빙된 신호는 시간 다이버시티 이득을 가질 수 있게 하고, 잡음의 영향을 완화시켜 전체 시스템의 성능을 개선시킨다. 또 다른 브랜치의 신호는 제2 승산부(243)에서 골드 코드(gold code)와 곱해진 후, 인터리버(241)에 의한 지연 시간을 초과하는 시간 만큼 딜레이부(244)에서 지연된다. 그 후, 안테나 선택부(250)에서 하향 링크의 정보를 기초로 가장 좋은 채널을 가지는 전송 안테나를 선택한다. 인터리버(241)를 거친 신호는 이 안테나를 통하여 먼저 전송되고, 시간 지연을 가진 신호가 같은 안테나로 다시 전송된다. 즉, 인터리빙에 의한 시간 지연의 영향을 완화시키기 위하여 인터리버를 거친 신호를 먼저 전송한다.

<40> 또한, 전송 안테나를 선택함으로써 제한된 전력을 효율적으로 사용할 수 있다. 그리고, 인터리빙 신호와 인터리빙되지 않은 신호를 시간 차를 가지고 여러 번 전송됨으로써 시간 다이버시티와 수신 다이버시티를 가질 수 있게 된다.

<41> 재전송하는 회수를 R이라고 할 때, 송신 신호는 하기 수학식과 같다.

$$\begin{aligned} <42> \quad s(t) = & \sum_{k=1}^K \sqrt{\frac{2P}{R}} b_k(t) W_k(t) G(t) \cos(w_c t) \\ & + \sum_{k=1}^K \sqrt{\frac{2P}{R}} b_k(t-\eta) W_k(t-\eta) G(t-\eta) \cos(w_c(t-\eta)) \end{aligned}$$

【수학식 7】

<43> 이 때, $G(t)$ 는 골드 코드를 의미하고, 전송 전력은 제한되어 있으므로, 재전송하는 만큼 나누어 전송된다. $b'(t)$ 는 인터리빙을 거친 데이터 비트를 의미한다. 상기 수학식 7의 오른쪽 첫 번째 항은 인터리버(241)를 거쳐 바로 전송되는 신호를, 두 번째 항은 인터리빙되지 않고 시간 지연 후 전송되는 신호를 의미한다. 전

송 신호가 통과하는 채널을 $h(t) = \sum_{l=1}^L \beta_l \delta(t - \tau_l) e^{j\gamma_l}$ 이라 하였을 때 수신기에서 받은 신호는 하기 수학식과 같다. 이때, β_l 은 채널 계수, τ_l 는 시간 지연, γ_l 은 위상 변화, L 은 다중 경로 수를 의미한다.

<44>

$$y(t) = \sum_{l=1}^L \beta_l \left[\sum_{k=1}^K \sqrt{\frac{2P}{R}} b'_k(t - \tau_l) W_k(t - \tau_l) G(t - \tau_l) \cos(w_c t - w_c \tau_l + \gamma_l) \right. \\ \left. + \sum_{k=1}^K \sqrt{\frac{2P}{R}} b'_k(t - \eta - \tau_l) W_k(t - \eta - \tau_l) G(t - \eta - \tau_l) \cos(w_c(t - \eta) - w_c \tau_l + \gamma_l) \right]$$

【수학식 8】

<45> $n(t)$ 는 $N_0/2$ 의 양면 전력 스펙트럼 밀도(double sided power spectral density)를 가지는 백색 가우시안 잡음이다.

<46> 상술한 본 발명의 인터리빙 딜레이 다이버시티 기법을 이용한 송신기의 성능에 대한 분석에 관하여 설명하면 다음과 같다.

<47> 먼저, 컴퓨터 시뮬레이션을 통하여 획득된 결과를 통하여 비트 오류 확률을 통해 상호 비교하기 위한 시뮬레이션 파라미터는 다음과 같다.

<48> 【표 1】

Modulation scheme	BPSK
Data rate	0.48Mbps (480kbps)
Channelization code	Walsh Code
Scrambling code	Gold Code
Processing gain	32
interleaving size	1 time slot.(0.125mS, 60bits, 1920chips)
interleaving 기법	block interleaving(48×40)

<49> 도 3a 내지 도 3h는 총 전송 안테나 중 1개를 선택하여 전송할 경우, 즉 안테나 선택 기법이 적용되지 않은 환경에서 재전송 기법과 인터리빙 기법 여부 그리고 다양한 환경에 따른 결과를 분석한 것이다.

<50> 도 3a는 시스템에서 재전송을 하지 않은 경우와 재전송을 적용한 경우의 성능을 비교한 그래프이다. 이 때, 재전송되는 신호에는 인터리빙 기법이 적용되지 않았다. 그 결과 재전송을 적용하더라도 같은 안테나에서 어떤 추가적인 기법이 적용되지 않으면 한번 더 전송하는 것에 따른 성능 향상이 존재하지 않는 것을 알 수 있다.

<51> 도 3b와 도 3c는 느린 페이딩 환경 및 빠른 페이딩 환경에서 인터리빙 기법을 적용시켜 재전송한 경우와 재전송하지 않은 경우의 시스템 성능을 비교한 그래프이다. 재 전송 시 인터리빙 기법을 적용시키자 페이딩 채널 환경에서는 약 4dB정도의 성능 개선이 존재함을 알 수 있다. 단 인터리빙 기법은 페이딩 채널 환경의 영향을 완화시키기 위한 것으로 AWGN 환경만을 고려한 시스템에서는 성능 향상이 존재치 않은 것을 알 수 있다. 도 3b와 도 3c를 참조하면 페이딩이 빨라짐에 따라 시스템의 성능이 나빠지는 것을 확인할 수 있다. 이 경우 AWGN 환경만을 고려한 시스템은 페이딩의 영향을 받지 않으므로, 페이딩 속도와 상관없이 같은 성능을 나타낸다.

<52> 도 3d는 재전송과 인터리빙 기법이 모두 적용된 시스템에서 사용자의 증가에 따른 비트 오율 성능을 분석한 것이다. 사용자가 증가함에 따라 서로간 간섭량 또한 증가하여 성능이 점차 감소되는 것을 확인할 수 있다.

<53> 도 3e는 재전송 여부와 페이딩 속도에 따른 그래프이다. 2×10^{-3} 의 비트 오율을 기준으로 비교했을 때 안테나 선택 기법을 적용하지 않은 제안 시스템의 경우 페이딩 속도에 따라 1dB의

성능 저하가 발생하였으나 재전송 기술이 적용되지 않은 시스템은 1.5dB의 성능 저하가 발생한 것을 확인할 수 있었다. 제안 시스템이 빠른 페이딩 환경에서 성능 저하가 더 작음을 확인할 수 있다.

<54> 도 3f는 안테나 선택기법이 적용되지 않은 제안 시스템에서 재전송 횟수에 따른 시스템의 성능을 분석한 그래프이다. 재전송 횟수가 0에서 2까지 증가함에 따라 시스템의 성능은 점차 개선된다. 하지만 시스템의 성능 개선량은 재전송 횟수가 0에서 1로 증가한 경우에는 4dB, 재전송 횟수 1에서 2로 증가한 경우에는 0.5dB로 작아지는 것을 알 수 있다. 그리고 재전송의 횟수가 세 번이 되자 오히려 재전송을 한 번도 하지 않은 경우의 시스템보다 성능이 나빠지는 것을 확인할 수 있었다. 재전송의 횟수가 증가함에 따라 시스템의 성능이 비례적으로 향상되는 것은 아니다. 재전송의 횟수가 어느 정도 늘어나게 되면 전송 전력이 줄어들게 되므로 시스템의 성능은 오히려 감소하게 된다.

<55> 도 3g는 도 3f와 같은 상황에서 AWGN 환경만을 고려한 경우 시스템의 성능을 분석한 것이다. 마찬가지로 재전송의 횟수가 늘어나자 시스템의 성능 감소가 발생하였다.

<56> 도 3h는 안테나 선택 기법이 적용되지 않은 경우에 인터리버(241)의 크기에 따른 성능을 비교한 것이다. AWGN 환경에서는 인터리버 크기에 따른 성능 변화가 발생하지 않았으나 페이딩 환경에서는 인터리버의 크기가 증가함에 따라 성능이 0.5dB 개선되는 것을 확인할 수 있었다. 그러나 인터리버의 크기가 증가함에 따라 시간 지연 역시 길어지므로 시스템 성능과 인터리버 크기 사이의 트레이드 오프(trade off)가 요구된다.

<57> 도 3i는 총 전송 안테나 2개 중에서 더 나은 채널을 가지는 안테나를 선택하여 전송하는 기법과 2개 안테나 모두를 사용하여 전송하는 기법의 성능을 비교한 것이다. 두 경우 모두 같은 전송 전력이 사용되었으나 본 발명과 같은 안테나 선택 기법에 있어서 약 2dB의 성능 개선

이 있음을 확인할 수 있다. 안테나 선택 기법이 적용된 시스템은 인터리빙 기법 역시 적용되었다.

<58> 도 3j는 총 전송 안테나 3개 중에서 안테나 선택 기법이 적용된 경우와 적용되지 않은 경우의 성능을 비교한 것이다. 선택 기법을 적용한 경우 인터리빙 기법이 적용된 것과 적용되지 않은 것 역시 비교하였다. 그래프에서 종래 방법(conventional scheme)이라 도시된 것은 종래의 딜레이 다이버시티(delay diversity) 기법을 의미한다. 본 발명의 경우 종래 기술에 따른 시스템보다 2dB의 성능 개선이 있었으며, 종래의 딜레이 다이버시티 기법 역시 인터리빙이 적용되지 않은 시스템보다는 2dB 더 나은 성능을 가진다.

<59> 도 3k는 총 전송 안테나 수에 따른 제안 시스템의 성능을 나타낸 것이다. 그래프에서 "1 of 4"가 의미하는 것은 총 전송 안테나 4개 중 가장 좋은 채널 환경을 가지는 안테나 1개를 선택하여 전송하는 것을 의미한다. 실제 전송에 사용된 안테나의 수가 한 개일 지라도 전체 안테나 수가 증가함에 따라 더 나은 채널을 경유하는 안테나를 선택할 확률이 높아지므로 성능은 점차 개선된다. 그러나 안테나 수가 어느 이상 증가하면 성능 개선량은 작아지는 것을 확인할 수 있다.

<60> 도 3l은 도 3k와 같은 환경에서 빠른 페이딩 채널을 통과하는 경우 제안 시스템의 성능을 나타낸다. 이 경우 역시 위와 같은 경향을 보인다.

<61> 도 3m은 총 안테나 수가 1개인 경우와 3개인 경우에 대하여 페이딩 속도에 따른 제안 시스템의 성능을 나타낸다. 총 안테나 수가 1개인 경우 페이딩 속도가 빨라지자 1dB의 성능 저하를 보인 반면, 총 안테나 수가 3개인 경우 페이딩 속도가 빨라지자 0.5dB의 성능 저하를 보였다. 더 많은 안테나 중에서 1개의 안테나를 선택하여 전송에 사용한 시스템의 경우가 페이딩 속도에 의한 시스템 성능 감소량이 더 작은 것을 알 수 있다.

<62> 이상에서 설명한 본 발명은, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 있어 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지로 치환, 변형 및 변경이 가능하므로 전술한 실시예 및 첨부된 도면에 한정되는 것이 아니다.

【발명의 효과】

<63> 본 발명은 딜레이 전송 다이버시티 기법에 인터리빙 기법을 적용시켜 시스템 용량을 증대시키고 통신 품질을 개선할 뿐만 아니라, 전송단에서 여러 번 재전송 과정을 수행함으로써 재전송 하는 데에 따른 수신 다이버시티 이득을 얻을 수 있도록 하고, 하향 링크의 정보를 기초로 가장 좋은 채널 환경을 가지는 안테나를 선택하여 통신 효율을 높이는 장점이 있다.

【특허청구범위】**【청구항 1】**

입력 데이터 비트를 저속 데이터 비트열로 병렬 변환하는 변환부;

상기 저속 데이터 비트열을 입력받아 각 부 채널별로 왈쉬 코드에 의해 변조하는 변조부;

상기 변조부로부터 데이터를 입력받아 합한 후, 복수개의 브랜치로 나누는 가산부;

상기 가산부로부터 입력된 복수개의 브랜치 중 하나의 브랜치를 가지고 인터리빙 과정을 수행하여 제1 출력 신호를 생성하고, 다른 하나의 브랜치를 지연시켜 상기 제1 출력 신호보다 더 지연된 제2 출력 신호를 생성하는 신호 처리부; 및

복수개의 안테나를 구비하고, 상기 복수개의 안테나 중 하나의 안테나를 선택하여 상기 제1 출력 신호를 전송한 후, 상기 제2 출력 신호를 전송하는 안테나 선택부
를 포함하는 것을 특징으로 하는 인터리빙 딜레이 다이버시티 기법을 이용한 송신기.

【청구항 2】

제1항에 있어서, 상기 신호 처리부는,

상기 가산부로부터 하나의 브랜치를 입력받아 인터리빙을 수행하는 인터리버;

상기 인터리버의 출력 신호와 골드 코드를 곱한 후, 그 결과 신호를 상기 제1 출력 신호로서 출력하는 제1 승산부;

상기 가산부로부터 다른 하나의 브랜치를 입력받아 골드 코드를 곱하는 제2 승산부; 및

상기 제2 승산부의 출력 신호를 입력받아 지연시킨 후 상기 제2 출력 신호로서 출력하는
딜레이부

를 포함하는 것을 특징으로 하는 인터리빙 딜레이 다이버시티 기법을 이용한 송신기.

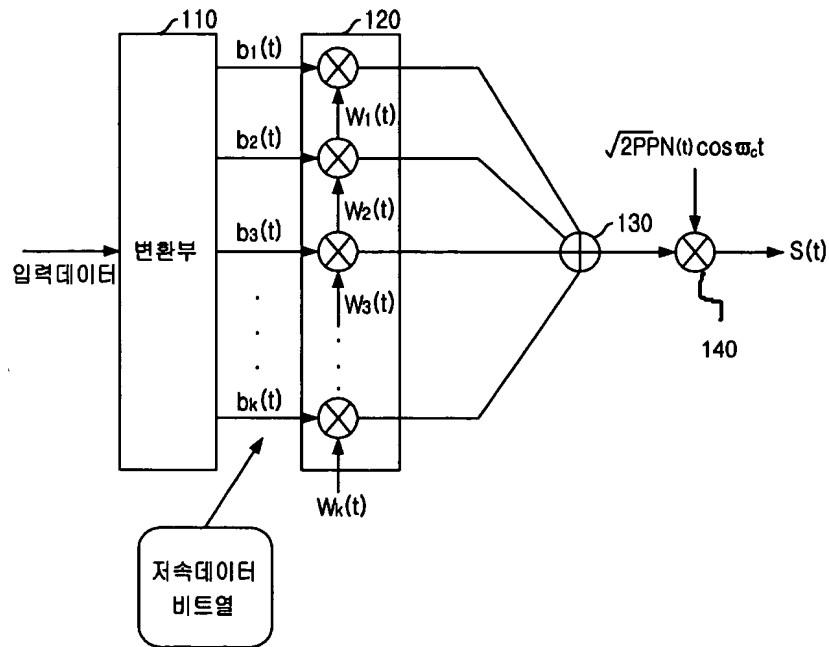
【청구항 3】

제1항에 있어서,

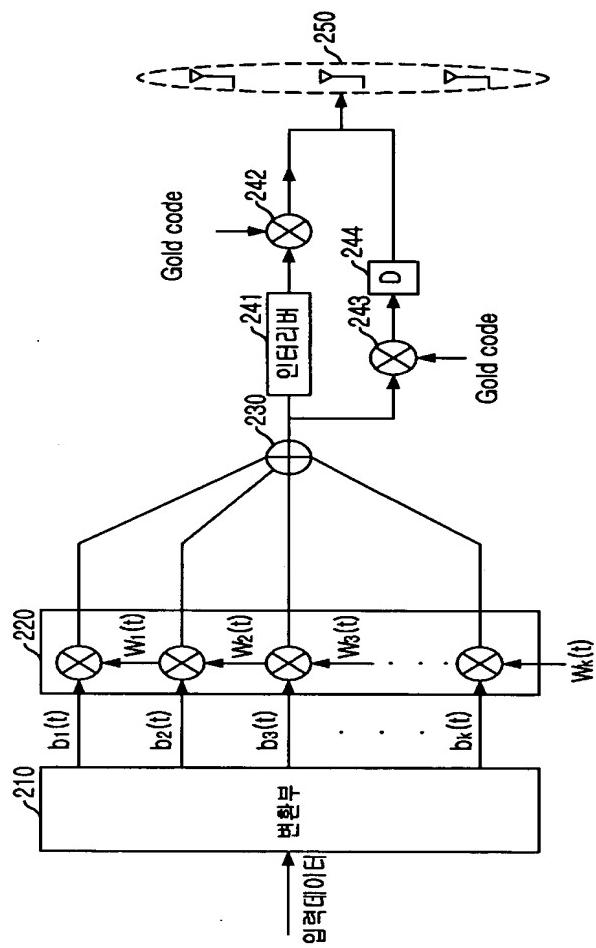
상기 안테나 선택부는, 하향 링크의 정보를 기초로 전송 안테나를 선택하는
것을 특징으로 하는 인터리빙 딜레이 다이버시티 기법을 이용한 송신기.

【도면】

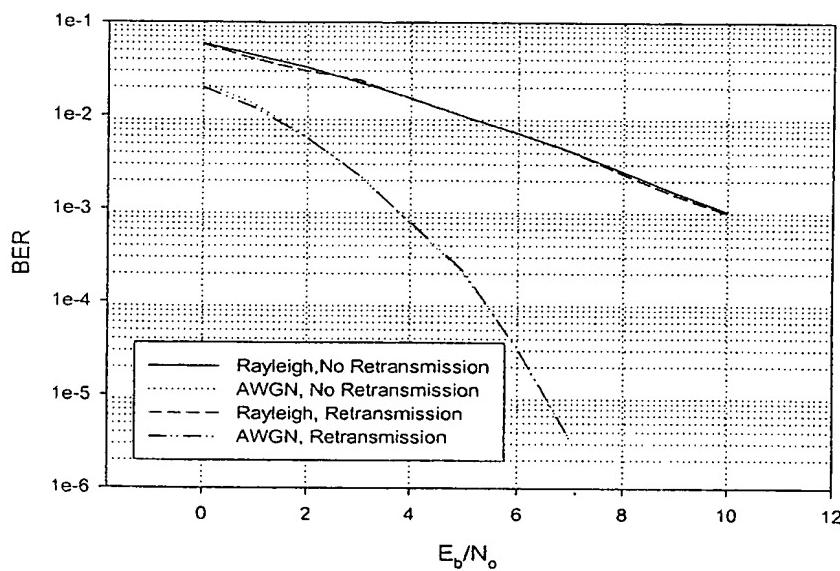
【도 1】



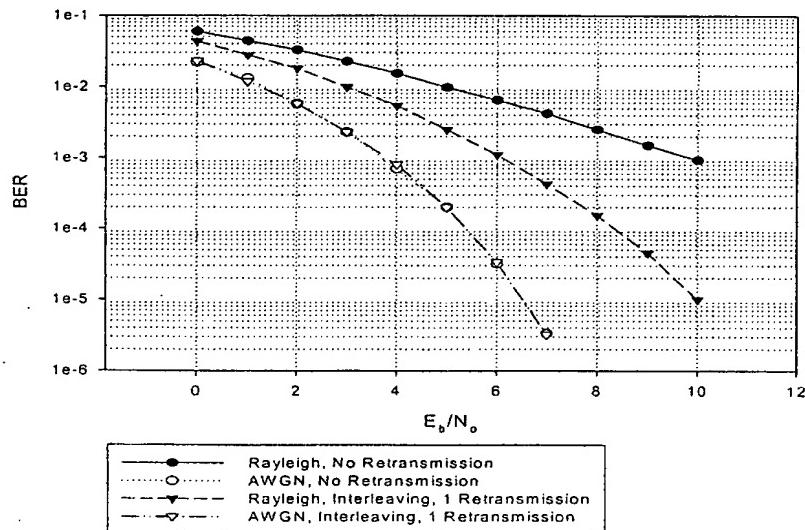
【도 2】



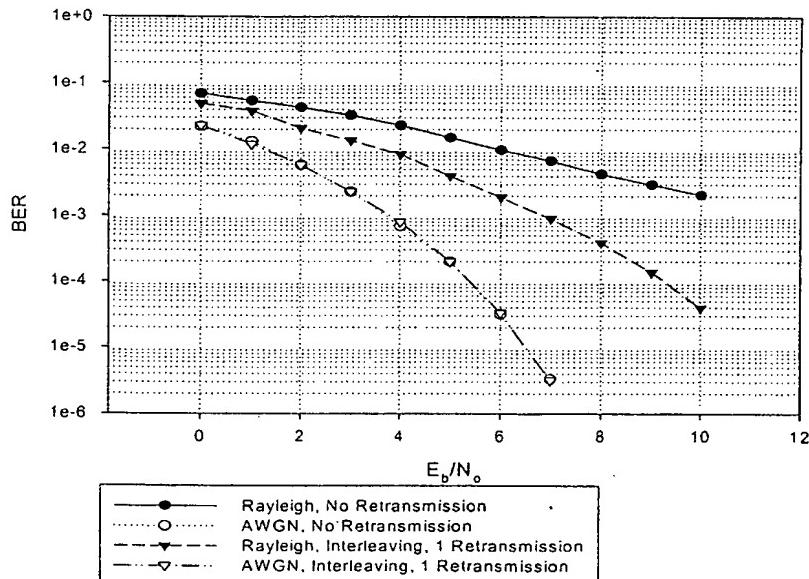
【도 3a】



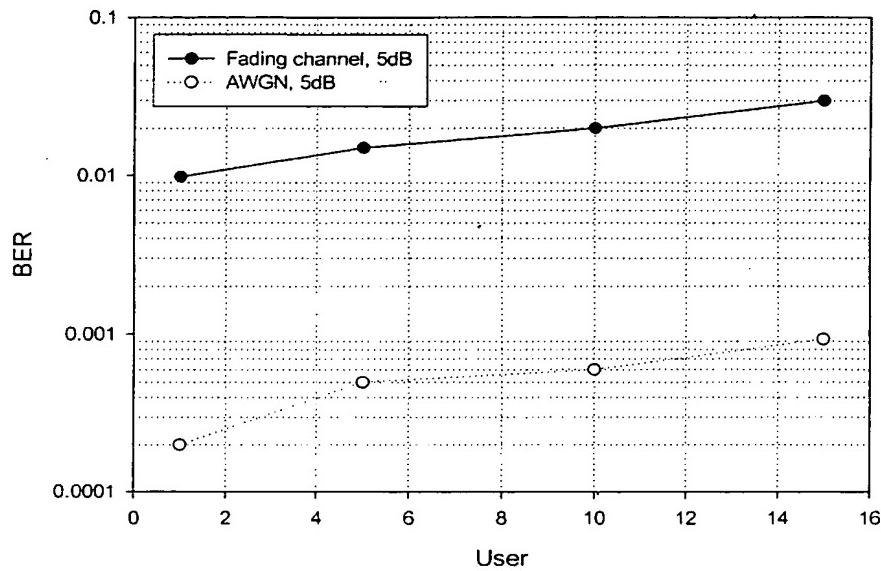
【도 3b】



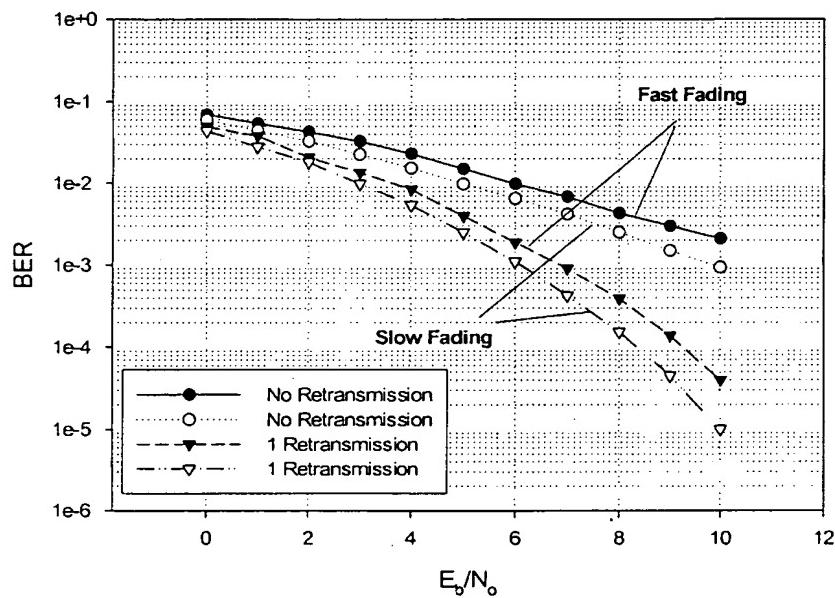
【도 3c】



【도 3d】



【도 3e】

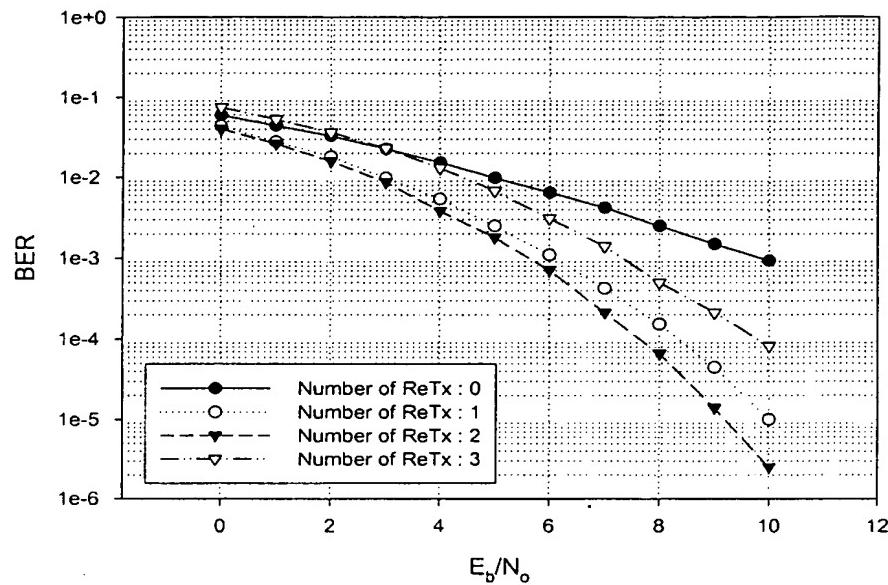




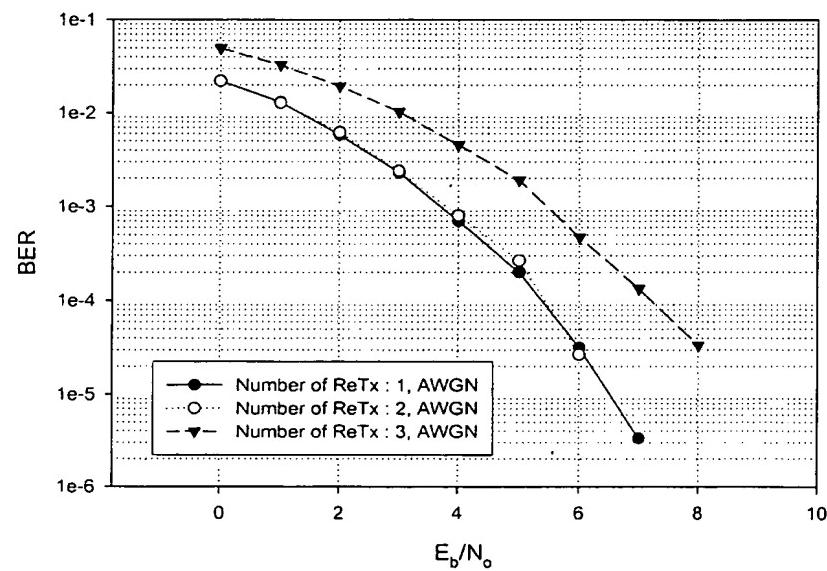
1020030026412

출력 일자: 2003/12/13

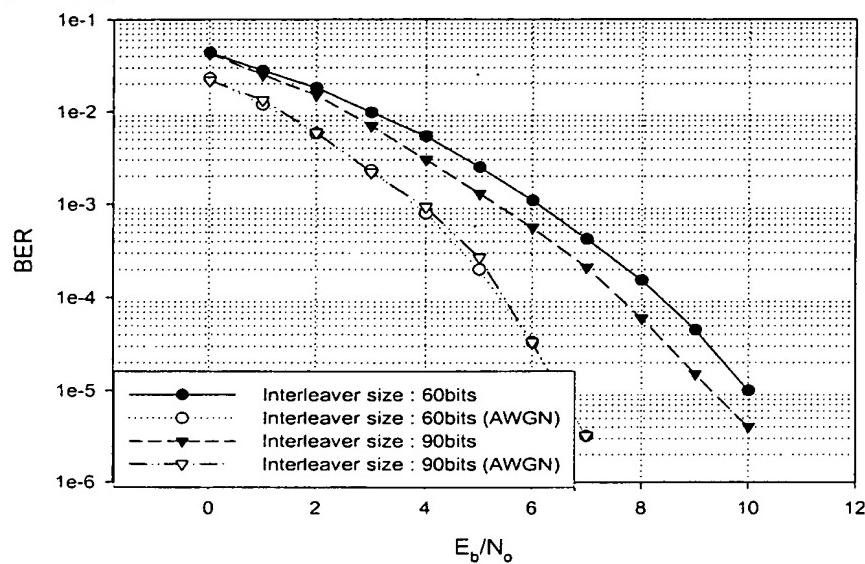
【도 3f】



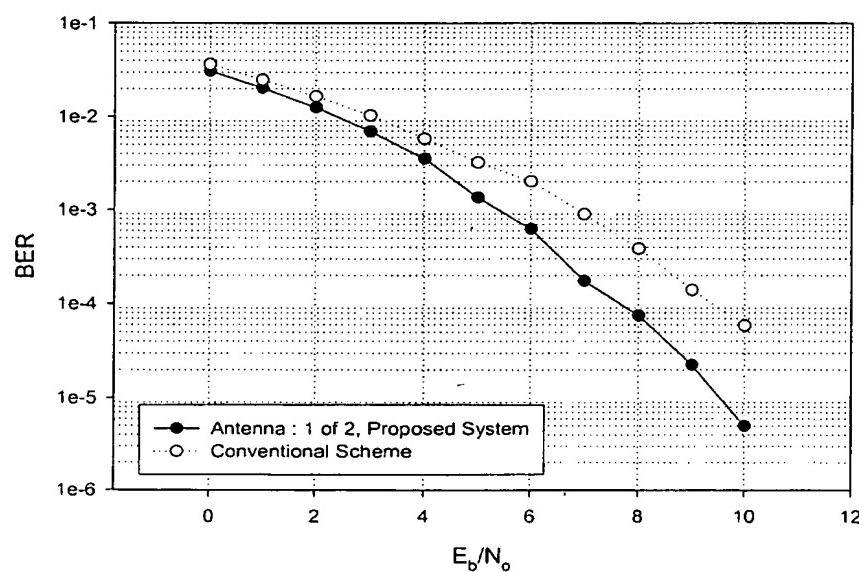
【도 3g】



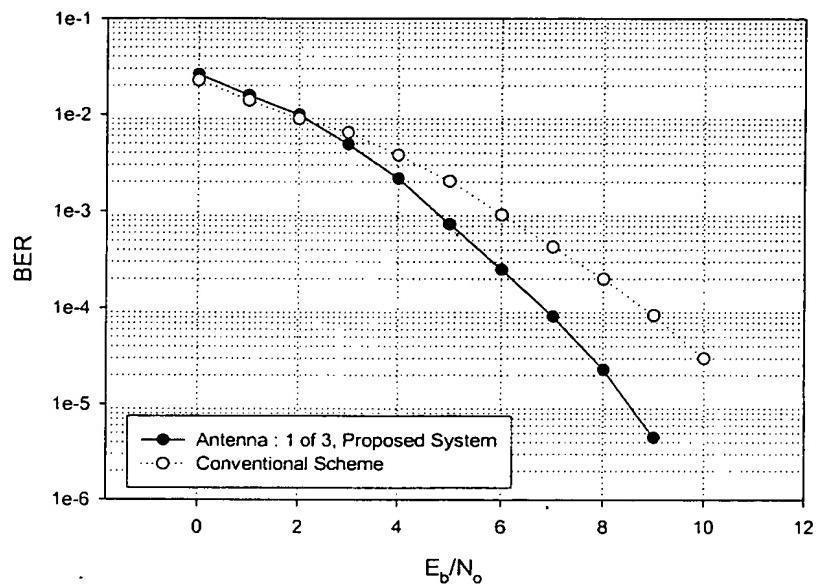
【도 3h】



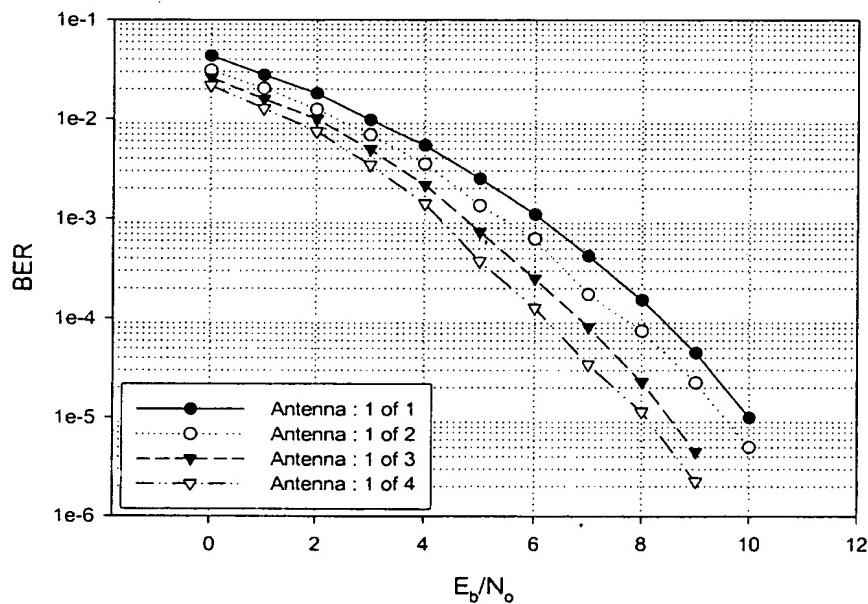
【도 3i】



【도 3j】



【도 3k】

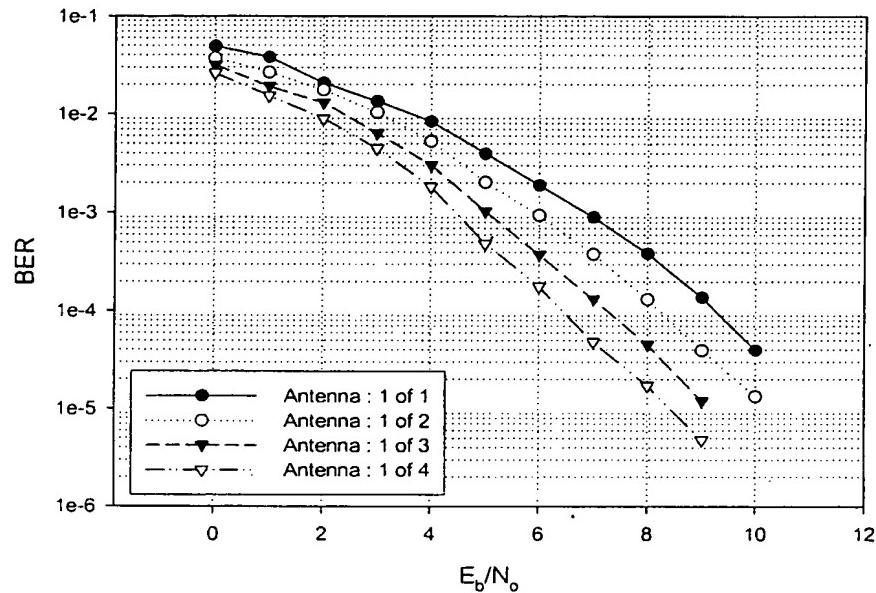




1020030026412

출력 일자: 2003/12/13

【도 31】



【도 3m】

